

**Федеральное государственное автономное образовательное
учреждение высшего образования
«Московский физико-технический институт
(национальный исследовательский университет)»**

УТВЕРЖДЕНО

**ИО директора физтех-школы
радиотехники и компьютерных
технологий**

Д.А. Гаврилов

	Рабочая программа дисциплины (модуля)
по дисциплине:	Введение в программирование FPGA
по направлению:	Прикладные математика и физика
профиль подготовки:	Радиотехника и компьютерные технологии Физтех-школа Радиотехники и Компьютерных Технологий кафедра мультимедийных технологий и телекоммуникаций
курс:	4
квалификация:	бакалавр

Семестр, формы промежуточной аттестации: 7 (осенний) - Дифференцированный зачет

Аудиторных часов: 45 всего, в том числе:

лекции: 30 час.

семинары: 15 час.

лабораторные занятия: 0 час.

Самостоятельная работа: 45 час.

Всего часов: 90, всего зач. ед.: 2

Программу составил: В.В. Прутьянов

Программа обсуждена на заседании кафедры мультимедийных технологий и телекоммуникаций 28.06.2021

Аннотация

Данный курс предназначен для ознакомления студентов с основными идеями программирования и применения программируемых логических интегральных схем (FPGA) в физическом эксперименте и в прототипировании. На занятиях обучающиеся ознакомятся с базовыми концепциями и операциями языка описания аппаратуры Verilog, устройство FPGA, архитектуру компьютерной памяти, архитектуру микропроцессоров, научатся проектированию и отладке цифровых устройств с применением языка Verilog.

Для успешного прохождения курса необходимо посещение занятий, выполнение заданий и самостоятельная работа с дополнительной литературой и написанием кода.

1. Цели и задачи

Цель дисциплины

Познакомить студентов с основными идеями программирования и применения программируемых логических интегральных схем (FPGA) в физическом эксперименте и в прототипировании.

Задачи дисциплины

- разъяснение места и роли программируемых логических интегральных схем в физическом эксперименте и в прототипировании;
- приобретение учащимися начальных навыков работы с программируемыми логическими интегральными схемами;
- ознакомление с особенностями внутреннего устройства и принципов работы микросхем программируемой логики.

2. Перечень формируемых компетенций

Освоение дисциплины направлено на формирование следующих компетенций:

Код и наименование компетенции	Индикаторы достижения компетенции
УК-1 Способен осуществлять поиск, критический анализ и синтез информации, применять системный подход для решения поставленных задач	УК-1.1 Анализирует задачу, выделяя этапы ее решения, действия по решению задачи
	УК-1.2 Находит, критически анализирует и выбирает информацию, необходимую для решения поставленной задачи
	УК-1.3 Рассматривает различные варианты решения задачи, оценивает их преимущества и недостатки
	УК-1.4 Грамотно, логично, аргументированно формирует собственные суждения и оценки
	УК-1.5 Определяет и оценивает практические последствия возможных вариантов решения задачи
ОПК-1 Способен применять фундаментальные знания, полученные в области физико-математических и (или) естественных наук, и использовать их в профессиональной деятельности	ОПК-1.1 Способен анализировать поставленную задачу, намечать пути ее решения
	ОПК-1.2 Способен строить математические модели, производить количественные расчеты и оценки
	ОПК-1.3 Способен определять границы применимости полученных результатов
ОПК-4 Способен осуществлять сбор и обработку научно-технической и (или) технологической информации для решения фундаментальных и прикладных задач	ОПК-4.1 Владеет методами научного поиска и интеллектуального анализа информации при решении задач профессиональной деятельности
	ОПК-4.4 Владеет навыками работы с компьютером и компьютерными сетями с целью получения, хранения и обработки научной (технической, технологической) информации
ПК-4 Способен критически оценивать применимость используемых методик и методов	ПК-4.1 Знает численные порядки величин, характерных для соответствующей профессиональной области
	ПК-4.3 Способен обосновать причинно-следственные отношения используемых понятий и моделей

3. Перечень планируемых результатов обучения по дисциплине (модулю)

В результате освоения дисциплины обучающиеся должны

знать:

принципы работы программируемых логических интегральных схем, основы создания цифровых устройств, концепции языка описания аппаратуры Verilog, в том числе сведения относящиеся к аналоговой и цифровой электронике.

уметь:

проектировать и отлаживать цифровые устройства с использованием языка описания аппаратуры Verilog, понимать и составлять цифровые схемы.

владеть:

основными методами создания цифровых устройств с применением языка описания аппаратуры Verilog.

4. Содержание дисциплины (модуля), структурированное по темам (разделам) с указанием отведенного на них количества академических часов и видов учебных занятий

4.1. Разделы дисциплины (модуля) и трудоемкости по видам учебных занятий

№	Тема (раздел) дисциплины	Трудоемкость по видам учебных занятий, включая самостоятельную работу, час.			
		Лекции	Семинары	Лаборат. работы	Самост. работа
1	Базовые концепции языка Verilog. Симуляция	2			2
2	Комбинационная логика. Восьмибитный сумматор	2			2
3	Последовательностная логика. D-триггер. Регистры. Счётчик	2			2
4	Прошивка FPGA	2			2
5	Мультиплексор. Декодер. 7-сегментный индикатор	2	1		3
6	Устройство FPGA Altera Cyclone IV	2	1		3
7	Устройство памяти. Память команд	2	1		3
8	Архитектура и микроархитектура. Архитектура RISC-V	4	2		6
9	Ассемблер RISC-V	2	2		4
10	Симуляция архитектуры набора команд RISC-V	2	2		4
11	Ввод-вывод	2	2		4
12	Условные и безусловные переходы	2	2		4
13	Фазовая автоподстройка частоты	4	2		6
Итого часов		30	15		45
Подготовка к экзамену		0 час.			
Общая трудоёмкость		90 час., 2 зач.ед.			

4.2. Содержание дисциплины (модуля), структурированное по темам (разделам)

Семестр: 7 (Осенний)

1. Базовые концепции языка Verilog. Симуляция

Модули Verilog. Минимальный рабочий модуль. Проверка работоспособности модуля. Создание тестового окружения. Инвертор.

2. Комбинационная логика. Восьмибитный сумматор

Отличие комбинационной логики от последовательностной. Базовые логические элементы: XOR, AND. Однобитный сумматор. Синтез сумматоров. Восьмибитный сумматор. Вычитание. Обратный код. Имплементация вычитания через сложение. Блок расширения знака.

3. Последовательностная логика. D-триггер. Регистры. Счётчик

Внутреннее состояние схемы. Бистабильные элементы. Необходимость синхронизации. Тактирование. D-триггер. D-триггер с асинхронным сбросом. Счётчик. Делитель частоты тактирования.

4. Прошивка FPGA

Программируемая логическая интегральная схема Altera Quartus. Программатор. Компиляция прошивки. Планировка риспиновки. Управление светодиодом.

5. Мультиплексор. Декодер. 7-сегментный индикатор

Мультиплексор. Условные выражение: конструкция if-else, тернарный оператор, конструкция case. Декодер. Конструкция case в комбинационной логике. Выражение присваивания. Семисегментный индикатор. Делитель частоты. Семисегментный декодер. Динамическая индикация. Шестнадцатеричный индикатор.

6. Устройство FPGA Altera Cyclone IV

Внутреннее устройство FPGA Altera Cyclone IV: логические элементы, блоки логических элементов. Ввод-вывод. Mapping и Fitting.

7. Устройство памяти. Память команд

Иерархия памяти компьютера. Типы памяти: RAM/ROM, динамическая/статическая. Разделение памяти команд и памяти данных. Гарвардская архитектура и архитектура фон Неймана.

8. Архитектура и микроархитектура. Архитектура RISC-V

RISC и CISC архитектуры. Обзор архитектуры RV32I: инструкции и регистры. Арифметико-логическое устройство. Однотактное устройство управления. Однотактное ядро.

9. Ассемблер RISC-V

Язык ассемблера. Ассемблер. Набор инструментов GNU binutils: ассемблер, компоновщик, objcopy, readelf, objdump, hexdump.

10. Симуляция архитектуры набора команд RISC-V

Потактовый и функциональный симуляторы. Симуляция архитектуры набора команд. Симуляция RV32I и RV32I.

11. Ввод-вывод

Ввод-вывод через порты и через память. Инструкция SW. Контроллер памяти и ввода-вывода.

12. Условные и безусловные переходы

Команды перехода. Имплементация чисел Фибоначчи. Команды безусловного перехода.

13. Фазовая автоподстройка частоты

Фазовый детектор. Фильтр низких частот. Модуляция, демодуляция. Определение частоты и фазы сигнала. Умножение частоты. Имплементация в Altera Cyclone IV.

5. Описание материально-технической базы, необходимой для осуществления образовательного процесса по дисциплине (модулю)

- Интегральная электронная схема Altera Cyclone IV FPGA EP4CE6E22C8N
- Программатор USB Blaster ALTERA CPLD/FPGA

6. Перечень рекомендуемой литературы

Основная литература

1. Полезные схемы с применением микроконтроллеров и ПЛИС [Текст] /О. Д. Вальпа. -М., ДМК Пресс, 2017
2. Проектирование на ПЛИС. Архитектура, средства и методы [Текст], курс молодого бойца /К. Максфилд; пер. с англ. [В. М. Барской], The, esign Warrior's Guide to FPGA's. -М., МДК Пресс, Додэка-XXI, 2015

Дополнительная литература

1. Применение микроконтроллеров [Текст] : учеб. пособие для вузов / Г. И. Донов ; М-во образования и науки Рос. Федерации, Моск. физ.-техн. ин-т (гос. ун-т) .— М. : МФТИ, 2007 .— 160 с.
2. Основы цифровой электроники [Текст] : учеб. пособие для вузов / А. Л. Ларин ; М-во образования и науки РФ, Моск. физ.-техн. ин-т (гос. ун-т) .— 2-е изд., перераб. и доп. — М. : МФТИ, 2014 .— 281 с.
3. Архитектура компьютера [Текст] : [учеб. пособие для вузов] / Э. Таненбаум, Т. Остин ; [пер. с англ. Е. Матвеев] .— 6-е изд. — СПб. : Питер, 2014 .— 816 с

7. Перечень ресурсов информационно-телекоммуникационной сети "Интернет", необходимых для освоения дисциплины (модуля)

1. <http://lib.mipt.ru> – электронная библиотека Физтеха
2. <http://www.edu.ru> – федеральный портал «Российское образование».
3. <http://benran.ru> – библиотека по естественным наукам Российской академии наук.
4. <http://minsvyaz.ru/ru/documents/> – нормативно-правовые документы Министерства связи и массовых коммуникаций Российской Федерации
5. <http://www.itu.int/pub/T-REC/> – Рекомендации Сектора стандартизации телекоммуникаций Международного союза электросвязи МСЭ-Т
6. <http://www.itu.int/pub/R-REC/> – Рекомендации Сектора радиосвязи Международного союза электросвязи МСЭ-Р
7. <http://www.etsi.org/standards-search/> – стандарты Европейского института стандартизации телекоммуникаций ETSI
8. <http://www.ietf.org/rfc.html/> – документы инженерной рабочей группы Интернет RFC IETF

8. Перечень информационных технологий, используемых при осуществлении образовательного процесса по дисциплине (модулю), включая перечень необходимого программного обеспечения и информационных справочных систем (при необходимости)

- Git
- Cmake
- Icarus Verilog

- GTKWave
- Quartus 18.1
- RISC-V toolchain
- Whisper

9. Методические указания для обучающихся по освоению дисциплины (модуля)

Успешное освоение курса требует большой самостоятельной работы студента. В программе курса приведено минимально необходимое время для работы студента над темой.

Самостоятельная работа включает в себя:

- чтение и конспектирование рекомендованной литературы,
- проработку учебного материала (по конспектам лекций, семинаров, учебной и научной литературе);
- решение задач, предлагаемых студентам на лекциях и практических занятиях,
- выполнение работ в выбранных программных средах,
- подготовку к контрольным, самостоятельным работам и тестам.

Руководство и контроль за самостоятельной работой студента осуществляется в результате анализа итогов контрольных, самостоятельных работ, а также индивидуальных консультаций.

ОЦЕНОЧНЫЕ МАТЕРИАЛЫ ПО ДИСЦИПЛИНЕ (МОДУЛЮ)

по направлению:	Прикладные математика и физика
профиль подготовки:	Радиотехника и компьютерные технологии Физтех-школа Радиотехники и Компьютерных Технологий кафедра мультимедийных технологий и телекоммуникаций
курс:	4
квалификация:	бакалавр
Семестр, формы промежуточной аттестации: 7 (осенний) - Дифференцированный зачет	
Разработчик:	В.В. Прутьянов

1. Компетенции, формируемые в процессе изучения дисциплины

Код и наименование компетенции	Индикаторы достижения компетенции
УК-1 Способен осуществлять поиск, критический анализ и синтез информации, применять системный подход для решения поставленных задач	УК-1.1 Анализирует задачу, выделяя этапы ее решения, действия по решению задачи
	УК-1.2 Находит, критически анализирует и выбирает информацию, необходимую для решения поставленной задачи
	УК-1.3 Рассматривает различные варианты решения задачи, оценивает их преимущества и недостатки
	УК-1.4 Грамотно, логично, аргументированно формирует собственные суждения и оценки
	УК-1.5 Определяет и оценивает практические последствия возможных вариантов решения задачи
ОПК-1 Способен применять фундаментальные знания, полученные в области физико-математических и (или) естественных наук, и использовать их в профессиональной деятельности	ОПК-1.1 Способен анализировать поставленную задачу, намечать пути ее решения
	ОПК-1.2 Способен строить математические модели, производить количественные расчеты и оценки
	ОПК-1.3 Способен определять границы применимости полученных результатов
ОПК-4 Способен осуществлять сбор и обработку научно-технической и (или) технологической информации для решения фундаментальных и прикладных задач	ОПК-4.1 Владеет методами научного поиска и интеллектуального анализа информации при решении задач профессиональной деятельности
	ОПК-4.4 Владеет навыками работы с компьютером и компьютерными сетями с целью получения, хранения и обработки научной (технической, технологической) информации
ПК-4 Способен критически оценивать применимость используемых методик и методов	ПК-4.1 Знает численные порядки величин, характерных для соответствующей профессиональной области
	ПК-4.3 Способен обосновать причинно-следственные отношения используемых понятий и моделей

2. Показатели оценивания компетенций

В результате изучения дисциплины «Введение в программирование FPGA» обучающийся должен:

знать:

принципы работы программируемых логических интегральных схем, основы создания цифровых устройств, концепции языка описания аппаратуры Verilog, в том числе сведения относящиеся к аналоговой и цифровой электронике.

уметь:

проектировать и отлаживать цифровые устройства с использованием языка описания аппаратуры Verilog, понимать и составлять цифровые схемы.

владеть:

основными методами создания цифровых устройств с применением языка описания аппаратуры Verilog.

3. Перечень типовых (примерных) вопросов, заданий, тем для подготовки к текущему контролю

Практические задания:

1. Базовые концепции языка Verilog. Симуляция
2. Комбинационная логика. Восьмибитный сумматор
3. Последовательностная логика. D-триггер. Регистры. Счётчик
4. Прошивка FPGA
5. Мультиплексор. Декодер. 7-сегментный индикатор

6. Устройство FPGA Altera Cyclone IV
7. Устройство памяти. Память команд
8. Архитектура и микроархитектура. Архитектура RISC-V
9. Ассемблер RISC-V
10. Симуляция архитектуры набора команд RISC-V
11. Ввод-вывод через порты
12. Условные и безусловные переходы
13. Фазовая автоподстройка частоты

4. Перечень типовых (примерных) вопросов и тем для проведения промежуточной аттестации обучающихся

Перечен вопросов для проведения дифференцированного зачета:

1. Базовые концепции языка Verilog. Симуляция
2. Комбинационная логика. Восьмибитный сумматор
3. Последовательностная логика. D-триггер. Регистры. Счётчик
4. Прошивка FPGA
5. Мультиплексор. Декодер. 7-сегментный индикатор
6. Устройство FPGA Altera Cyclone IV
7. Устройство памяти. Память команд
8. Архитектура и микроархитектура. Архитектура RISC-V
9. Ассемблер RISC-V
10. Симуляция архитектуры набора команд RISC-V
11. Ввод-вывод через порты
12. Условные и безусловные переходы
13. Фазовая автоподстройка частоты

Критерии оценивания

Оценка отлично (10) выставляется студенту, показавшему всесторонние, систематизированные, глубокие знания учебной программы дисциплины, проявляющему интерес к данной предметной области, продемонстрировавшему умение уверенно и творчески применять их на практике при решении конкретных задач, свободное и правильное обоснование принятых решений.

Оценка отлично (9) выставляется студенту, показавшему всесторонние, систематизированные, глубокие знания учебной программы дисциплины и умение уверенно применять их на практике при решении конкретных задач, свободное и правильное обоснование принятых решений.

Оценка отлично (8) выставляется студенту, показавшему систематизированные, глубокие знания учебной программы дисциплины и умение уверенно применять их на практике при решении конкретных задач, правильное обоснование принятых решений, с некоторыми недочетами.

Оценка хорошо (7) выставляется студенту, если он твердо знает материал, грамотно и по существу излагает его, умеет применять полученные знания на практике, но недостаточно грамотно обосновывает полученные результаты.

Оценка хорошо (6) выставляется студенту, если он твердо знает материал, грамотно и по существу излагает его, умеет применять полученные знания на практике, но допускает в ответе или в решении задач некоторые неточности.

Оценка хорошо (5) выставляется студенту, если он в основном знает материал, грамотно и по существу излагает его, умеет применять полученные знания на практике, но допускает в ответе или в решении задач достаточно большое количество неточностей.

Оценка удовлетворительно (4) выставляется студенту, показавшему фрагментарный, разрозненный характер знаний, недостаточно правильные формулировки базовых понятий, нарушения логической последовательности в изложении программного материала, но при этом он освоил основные разделы учебной программы, необходимые для дальнейшего обучения, и может применять полученные знания по образцу в стандартной ситуации.

Оценка удовлетворительно (3) выставляется студенту, показавшему фрагментарный, разрозненный характер знаний, допускающему ошибки в формулировках базовых понятий, нарушения логической последовательности в изложении программного материала, слабо владеет основными разделами учебной программы, необходимыми для дальнейшего обучения и с трудом применяет полученные знания даже в стандартной ситуации.

Оценка неудовлетворительно (2) выставляется студенту, который не знает большей части основного содержания учебной программы дисциплины, допускает грубые ошибки в формулировках основных принципов и не умеет использовать полученные знания при решении типовых задач.

Оценка неудовлетворительно (1) выставляется студенту, который не знает основного содержания учебной программы дисциплины, допускает грубейшие ошибки в формулировках базовых понятий дисциплины и вообще не имеет навыков решения типовых практических задач.

5. Методические материалы, определяющие процедуры оценивания знаний, умений, навыков и (или) опыта деятельности

Дифференцированный зачет есть среднее арифметическое оценок за выполненные работы.

При наличии на момент закрытия зачетных ведомостей невыполненных или выполненных, но не сданных в установленные сроки практических работ студент получает неудовлетворительную итоговую оценку вне зависимости от оценок за выполненные работы.